

## ⑫ 公開特許公報(A)

昭62-117346

⑤Int.Cl.<sup>4</sup>

識別記号

庁内整理番号

⑬公開 昭和62年(1987)5月28日

H 01 L 21/92  
21/606708-5F  
6732-5F

審査請求 未請求 発明の数 1 (全4頁)

⑭発明の名称 半導体装置

⑰特 願 昭60-256535

⑱出 願 昭60(1985)11月18日

⑲発明者 堀 越 英 二 川崎市中原区上小田中1015番地 富士通株式会社内  
 ⑲発明者 橋 本 薫 川崎市中原区上小田中1015番地 富士通株式会社内  
 ⑲発明者 佐 藤 武 彦 川崎市中原区上小田中1015番地 富士通株式会社内  
 ⑳出願人 富士通株式会社 川崎市中原区上小田中1015番地  
 ㉑代理人 弁理士 青 木 朗 外3名

## 明 細 書

## 1. 発明の名称

半導体装置

## 2. 特許請求の範囲

1. フリップチップ接合において、融点の異なる金属あるいは合金による2以上の層からなる1つの bumps を形成して接合がなされていることを特徴とする半導体装置。

## 3. 発明の詳細な説明

(概 要)

フリップチップ接合のはんだ接合部の高さを高くして疲労寿命を長くする。

(産業上の利用分野)

本発明は半導体装置に係り、より詳しく述べると、フリップチップのはんだ接合部の高さを高くするために融点の異なる金属あるいは合金を用いて bumps を形成した半導体装置に関する。

(従来の技術)

フリップチップ接合とは、チップと基板の間の配線をそれらの間を直接にはんだで接合して行なうものである。第5図を参照すると、例えばセラミック基板1上に1または2以上の半導体チップ2がフェイスダウンに配置され、半導体チップ2とセラミック基板1の間の配線ははんだ接合3によって直接に行なわれている。このフリップチップ接合の特徴は、ワイヤボンド接合法やテープボンド接合法等と比較して、チップ2の全面を利用して配線を行なうことができるので実装密度を高くすることができることと、チップ2と基板1とはんだ3で直接に接合されてワイヤとかテープのような余分な配線が不要になるので信号伝達の遅延が低減できるので高速性に優れていることにある。

フリップチップ接合の典型的なプロセスは、基板1およびチップ2のそれぞれにはんだパッドを蒸着法あるいは印刷法で形成し、そのはんだパッドにはんだを付着しあるいは載せ、そしてチップ

2と基板1を向い合せて加熱し、はんだ接合を行なうものである。

例えば、佐藤他、「I C・L S Iの微細はんだ接続技術」(日本金属学会会報、第23巻、第12号、1984、1004～1013頁)が参照される。

〔発明が解決しようとする問題点〕

フリップチップ接合は、上記のように高密度実装性および装置の高速性に優れているが、高密度ゆえに素子の、発熱も大きく、そして、チップと基板の間を直接はんだ接合しているため、熱歪によるはんだ接合部の疲労が大きく、そのため寿命が短いという問題がある。

はんだ接合部の高さを高くすれば、歪を相対的に吸収し、寿命を延ばすことができる。従来、フリップチップ接合において、接合高さを調整する方法としては、はんだ自身の表面張力を利用する方法、高さ調整用のバンプを設ける方法などがある。前者は、表面張力のみを利用するため、パッドの径以上の高さにできず、また、後者は電気信

(3)

さがそのまま残り、接合後のバンプの高さを、バンプ全体が溶融する従来の場合よりも高くすることができる。バンプ全体が溶融すれば、溶融前のバンプの高さにかかわらず、バンプの底面積の大きさとはんだの表面張力とチップの重量により、はんだ接合の高さはある高さ以下に制約されるが、本発明ではそういうことがないからである。

第1図において、2つの高融点金属層13および2つの低融点金属層14はそれぞれあるいはその1方が異種の金属であってもよい。その場合には、2つの低融点金属層14が溶融するが2つの高融点金属層13が溶融しない温度で加熱して接合を行なえばよい。また、単一の金属に代えて合金を用いてもよい。なお、積層する異種の金属が拡散し易い場合には、その拡散によって融点が変化し、所望の融点の差が達成されないことがあるので、それらの層の間にバリヤ層として例えば、Cr、Ni、Pdなどの膜を形成するとよい。

さらに、第1図では、チップ11および基板12のそれぞれのはんだパッド上に下層として高

(5)

号を通すバンプ以外に高さ調整用バンプを設けるため、チップおよび回路基板にデッドスペースができるという問題点がある。

〔問題点を解決するための手段および作用〕

上記問題点を解決する本発明による手段は、半導体装置のフリップチップ接合において、融点の異なる金属あるいは合金による1または2以上の層を用いて1つのバンプを形成することにある。

第1図を参照して本発明の原理を説明すると、この例では、チップ11と基板12にそれぞれ高融点金属層13と低融点金属層14の2層からなるバンプを形成し(左図)、これらのバンプを向い合せた後、低融点金属の融点以上かつ高融点金属の融点未満の温度で加熱し、低融点金属層14だけを溶融させて2つのバンプを接合し1つのバンプ15とする(右図)。このように、低融点金属層と高融点金属層を組合せてバンプを形成し、それらの融点の中間の温度で加熱溶融し接合すれば、高融点金属層は溶融しないのでその当初の高

(4)

融点金属層13そして上層として低融点金属層14を堆積してバンプを形成したが、本発明におけるバンプの層構成はこの例に限られない。例えば、第2図に示す如く、チップ11上には高融点金属層17、基板12上には低融点金属層18を形成し(左図)、接合して右図の如く高融点金属層17と低融点金属層18からなる1つのバンプ19を形成してもよい。この場合にも、高融点金属層17は接合時に溶融しないのでその当初の高さを保有することができるからである。また、そのほかの態様も可能である。

チップにおけるはんだパッドの配置には特別の制約はなく、例えば、全面に均一に配列されたり、チップの周辺部に配置されたり、チップの中央部に集められたり、その他の配置であることができる。

基板はセラミック、樹脂等のいずれでもよい。

(6)

## 〔実施例〕

## 第3図(ア)参照

例えばアルミニウムで内部配線をされたセラミック基板21のはんだ接合箇所に、Au/NiCrあるいはAu/Cu/Crなどで直径200 $\mu$ mのはんだパッド22を形成する。はんだパッドを形成するには、例えば、全面に蒸着し、選択エッチングしてパターンニングする。

## 第3図(イ)参照

基板21上にメタルマスク23を介してはんだパッド22上に高融点材料としてSn、Pbなど24を例えば100 $\mu$ mの厚さに蒸着する。さらに、その上に低融点材料としてIn、In-Sn合金など25を例えば厚さ20 $\mu$ mの厚さに蒸着する。それから、メタルマスク23を取り外すと、はんだパッド22上に高融点金属層24と低融点金属層25からなるパンプが形成される。パンプは蒸着法にかえて印刷法等で形成してもよい。

## 第3図(ア)(イ)再参照

第3図(ア)(イ)を参照してセラミック基板

について説明したのと同様の手順で、半導体チップ26上にはんだパッド27、高融点金属(Sn、Pbなど)層28、低融点金属(In、In-Snなど)層29からなるパンプを形成する。

## 第3図(ウ)(エ)参照

基板21上に半導体チップ26をフェイスダウンにし、はんだパンプを向い合せて載せ、低融点材料(In、In-Snなど)の沸点以上かつ高融点材料(Sn、Pbなど)の沸点より低い温度で加熱して低融点材料25、29だけを溶融し、パンプを接合する。こうして、高さ約200 $\mu$ mのはんだパンプ30が形成される。

従来法に従って単一のはんだを用いれば、直径200 $\mu$ mのはんだパッド上には接合後にせいぜい100 $\mu$ mの高さのパンプが形成されるだけであるから、この実施例では約2倍の高さの接合が得られている。

第4図は、このようにしてはんだ接合の高さを変えた場合に、はんだ接合の寿命がどのように変化するかを調べた結果を示すグラフである。この

(7)

実験では、温度サイクルは、チップの基板と反対側にヒーターを形成して100℃まで加熱した後、強制冷却して20℃とする8分間のサイクルとした。一般のチップは室温から70℃前後の間の温度サイクルにさらされるので、それよりも少し厳しい条件のサイクルを採用したものである。第4図には、はんだ接合の高さが高いほど接合の寿命が長いことが示されている。

## 〔発明の効果〕

本発明によれば、フリップチップ接合において、融点の異なる2種類以上の金属または合金を用いて接合用パンプを形成して接合の高さを高くすることができる、その結果、はんだ接合の寿命を長くすることができる。

## 4. 図面の簡単な説明

第1図は本発明の原理を示すはんだ接合部の断面図、第2図は本発明の別態様を示すはんだ接合部の断面図、第3図は(ア)～(エ)は実施例におけるフリップチップ接合の工程要部を示す断面

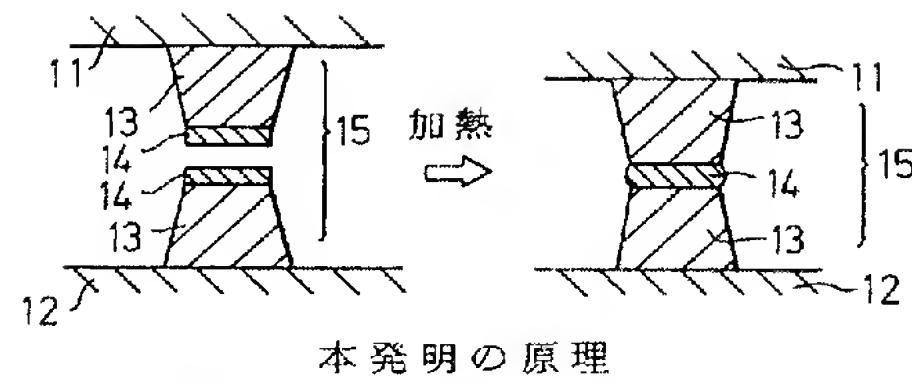
(9)

(8)

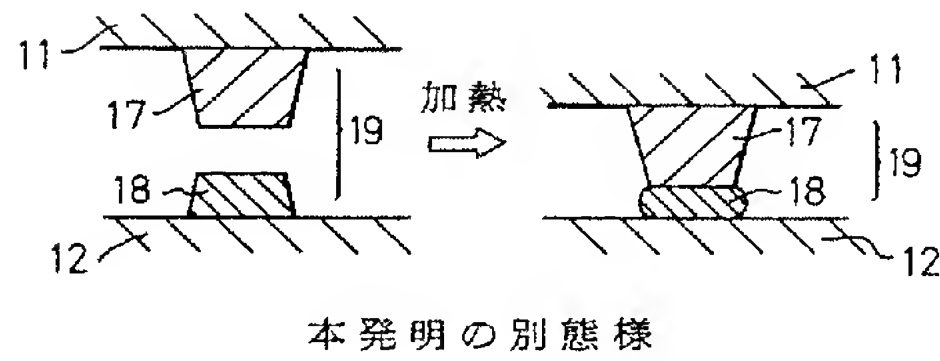
図、第4図は接合の高さと接合の寿命の関係を示すグラフ図、第5図はフリップチップ接合を説明する断面図である。

- 1…基板、                    2…チップ、
- 3…はんだ、                11…チップ、
- 12…基板、
- 13, 17…高融点金属層、
- 14, 18…低融点金属層、
- 15, 19…パンプ、
- 21…基板、                26…チップ、
- 22, 27…はんだパッド、
- 23, 28…高融点金属層、
- 24, 29…低融点金属層、
- 30…パンプ。

(10)

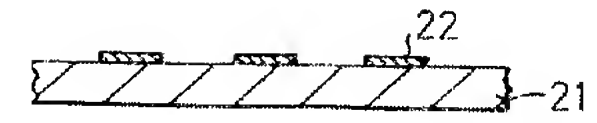


第 1 図

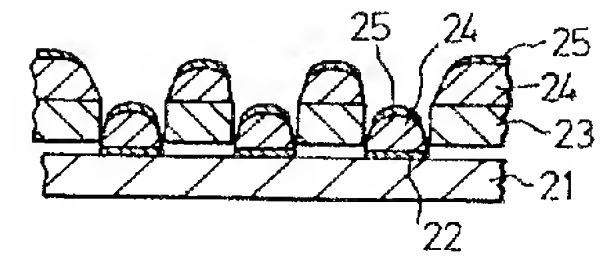


第 2 図

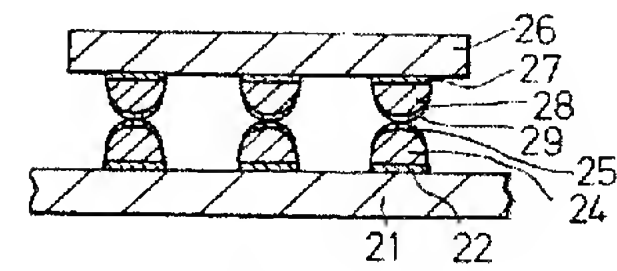
- 11... チップ
- 12... 基板
- 13, 17... 高融点金属層
- 14, 18... 低融点金属層
- 15, 19... パンプ



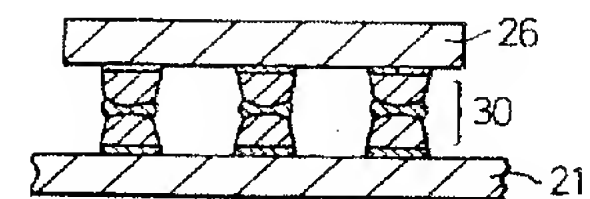
(ア) 工程 1



(イ) 工程 2



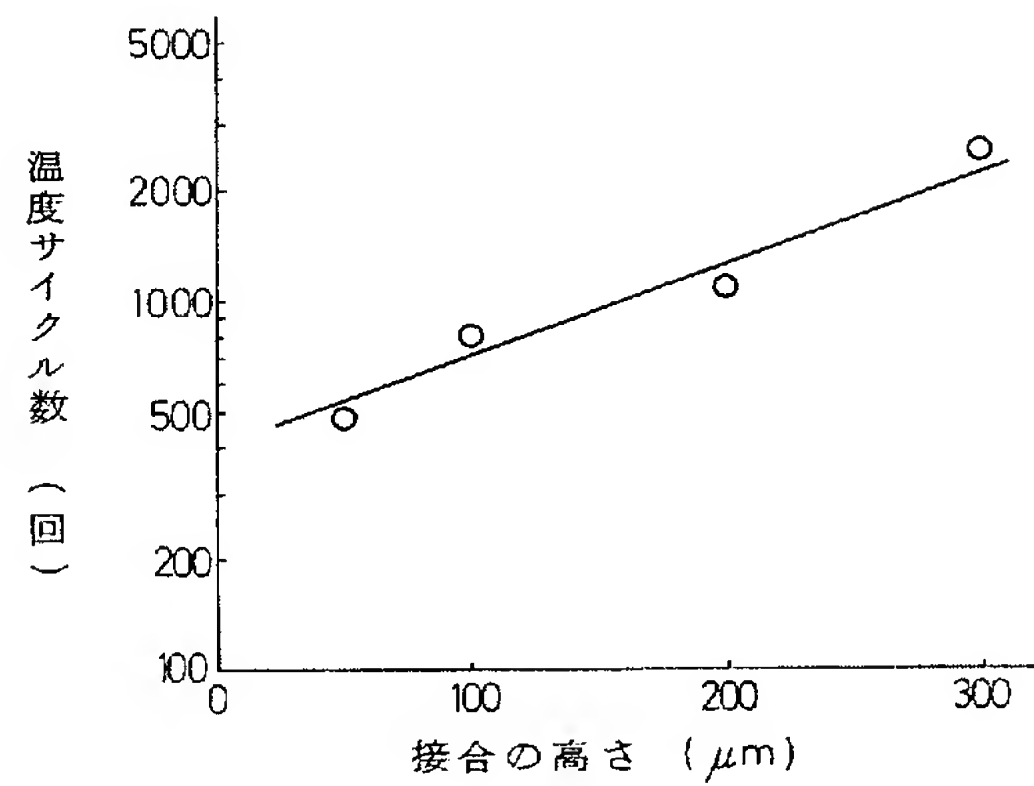
(ウ) 工程 3



(エ) 工程 4

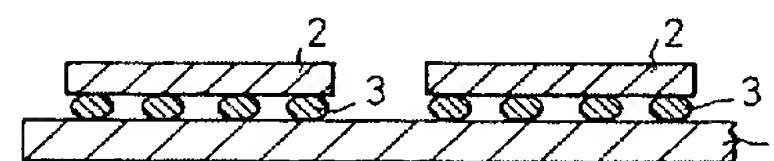
実施例

第 3 図



接合の高さと寿命(温度サイクル数)の関係

第 4 図



フリップチップ接合

第 5 図

**PAT-NO:** JP362117346A  
**DOCUMENT-IDENTIFIER:** JP 62117346 A  
**TITLE:** SEMICONDUCTOR DEVICE  
**PUBN-DATE:** May 28, 1987

**INVENTOR-INFORMATION:**

<b>NAME</b>	<b>COUNTRY</b>
HORIKOSHI, EIJI	
HASHIMOTO, KAORU	
SATO, TAKEHIKO	

**ASSIGNEE-INFORMATION:**

<b>NAME</b>	<b>COUNTRY</b>
FUJITSU LTD	N/A

**APPL-NO:** JP60256535  
**APPL-DATE:** November 18, 1985

**INT-CL (IPC):** H01L021/92 , H01L021/60

**US-CL-CURRENT:** 438/614 , 438/FOR.343

**ABSTRACT:**

**PURPOSE:** To increase the height of a solder joint section, and to reduce fatigue due to thermal strain by

forming one bump from a layer by metals or alloys having different melting points and joining the bump.

CONSTITUTION: Bumps consisting of two layers of high melting-point metallic layers 13 and low melting-point metallic layers 14 are each shaped to a chip 11 and a substrate 12. These bumps are faced oppositely, and heated at a temperature less than the melting point of the layer 13 and higher than the melting point of the layer 14, and only the layers 14 are melted and two bumps are joined, thus forming one bump 15. A high melting-point metallic layer 17 onto the chip 11 and a low melting-point metallic layer 18 onto the substrate 12 are shaped, and joined, thus also forming a bump 19. According to the constitution, the height of a solder joint section for a flip-chip is increased and thermal strain is absorbed relatively, thus lengthening a life-time.

COPYRIGHT: (C)1987,JPO&Japio